



Elektronik I, Foliensatz 4
1.5 Schaltungen mit
MOS-Transistoren und 1.6
Schaltungen mit
Operationsverstärkern

G. Kemnitz

Institut für Informatik, TU-Clausthal (E1-F4)

7. Dezember 2015



MOS-Transistoren

- 1.1 Verstärker
- 1.2 Schaltbetrieb
- 1.3 CMOS-Gatter
- 1.4 Speicherzellen
- 1.5 Aufgaben

Operationsverstärker

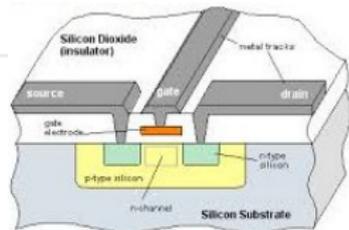
- 2.1 Verstärker
- 2.2 Rechenelemente
- 2.3 Komparator
- 2.4 Digital-Analog-Umsetzer
- 2.5 Analog-Digital-Umsetzer



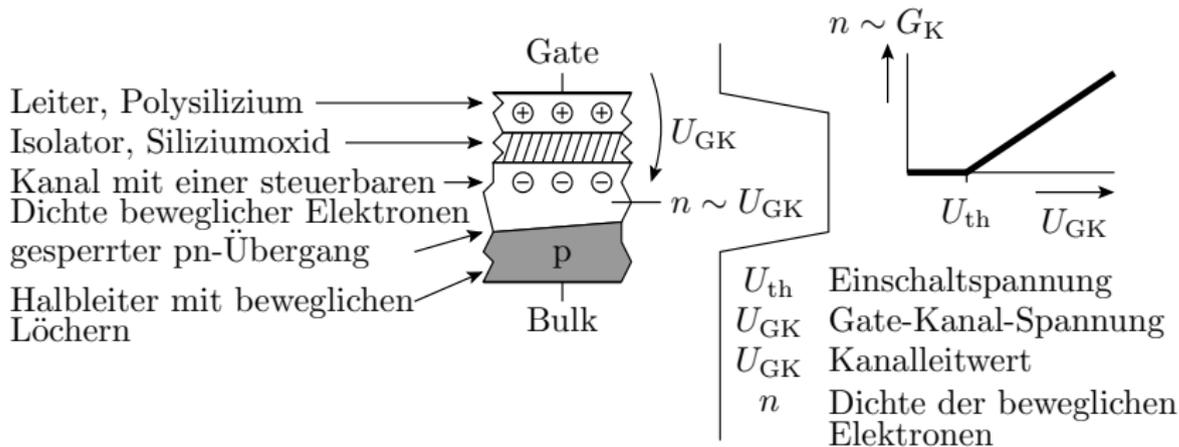
MOS-Transistoren



Funktionsprinzip

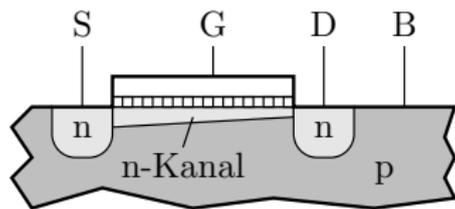


- Über der Halbleiteroberfläche befindet sich, isoliert durch eine dünne Oxidschicht, die Steuerelektrode, das Gate.
- Die Gate-Kanal-Spannung steuert die Dichte der beweglichen Ladungsträger (Elektronen oder Löcher) und damit den Leitwert im Kanal.

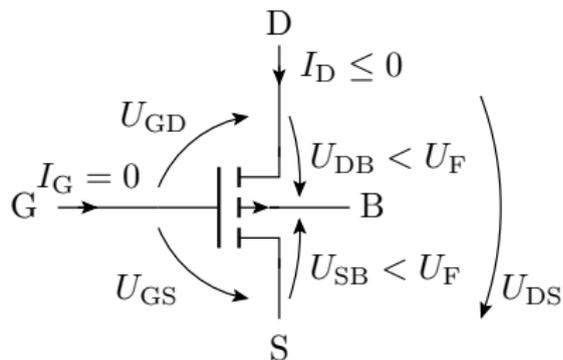
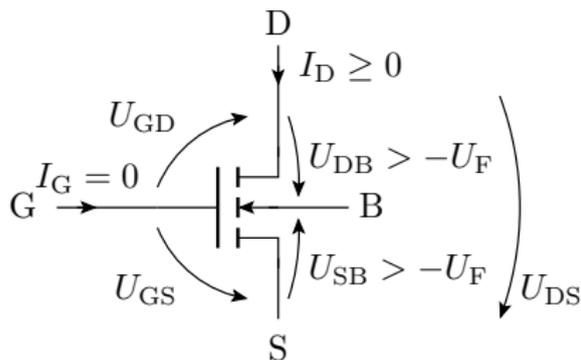
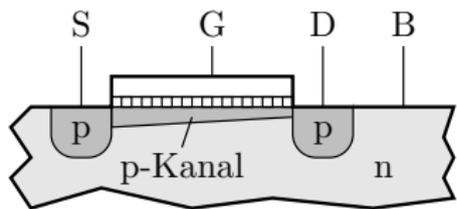


Aufbau und Anschlüsse

NMOS-Transistor



PMOS-Transistor

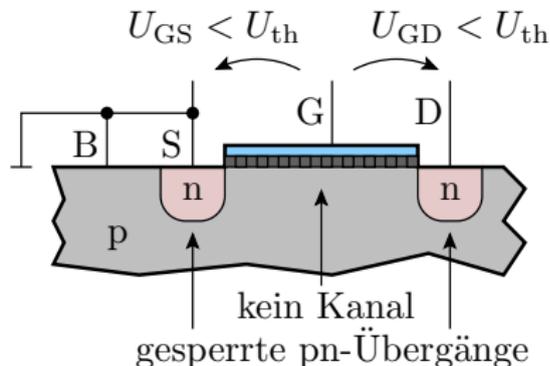




Bezeichnung der Anschlüsse, Spannungen etc.

G	Gate (Steueranschluss)	U_{GS}	Gate-Source-Spannung
S	Source (Zufluss des Kanals)	U_{GD}	Gate-Drain-Spannung
D	Drain (Abfluss des Kanals)	U_{DS}	Drain-Source-Spannung
B	Bulk / Substrat	U_{SB}	Source-Bulk-Spannung
n	n-leitfähiges Gebiet (bewegliche Elektronen)	U_{DB}	Drain-Bulk-Spannung
p	p-leitfähiges Gebiet (bewegliche Löcher)	U_F	Flussspannung des pn-Übergangs
		I_D	Drainstrom
		I_G	Gatestrom (praktisch null)

Arbeitsbereiche: Sperrbereich



Der gesamte Kanal ist ausgeschaltet:

$$\text{NMOS: } U_{GS} < U_{th} \text{ und } U_{GD} < U_{th}$$

$$\text{PMOS: } U_{GS} > U_{th} \text{ und } U_{GD} > U_{th}$$

(U_{th} – Einschaltspannung). Der Drainstrom ist Null.

aktiver Bereich

NMOS: $U_{GS} > U_{th}$ und

$U_{GD} > U_{th}$

PMOS: $U_{GS} < U_{th}$ und

$U_{GD} < U_{th}$

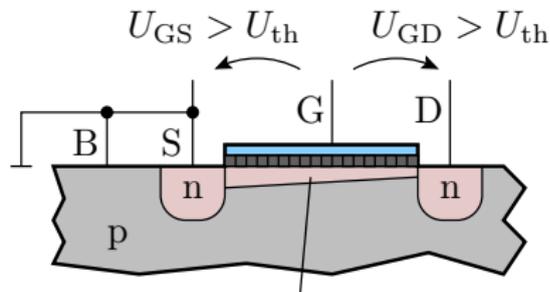
- Wenn das Potenzial entlang des Kanals konstant ist ($U_{DS} \rightarrow 0$):

$$G_{\text{Kanal}} = \frac{I_D}{U_{DS}} = K \cdot (U_{GS} - U_{th})$$

- Sonst, wenn im Kanal Strom fließt (für NMOS-Transistoren $U_{DS} > 0$ und für PMOS-Transistoren $U_{DS} < 0$):

$$I_D = K \cdot \left((U_{GS} - U_{th}) \cdot U_{DS} - \frac{U_{DS}^2}{2} \right)$$

(K – Steilheit, U_{th} – Einschaltspannung, beide für selbstsperrende NMOS-Transistoren positiv und für selbstsperrende PMOS-Transistoren negativ).



leitender Kanal vom
Source bis zum Drain

Einschnürbereich

NMOS: $U_{GS} > U_{th}$ und

$$U_{GD} < U_{th}$$

PMOS: $U_{GS} < U_{th}$ und

$$U_{GD} > U_{th}$$

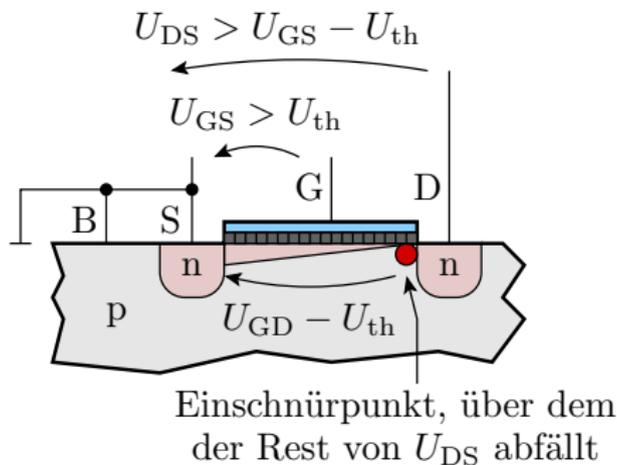
Für $U_{DS} > U_{GS} - U_{th}$ nehmen Ladungsdichte, Feldstärke und Strom im leitfähigen Teil des Kanal gegenüber $U_{DS} = U_{GS} - U_{th}$ nicht weiter zu. Die

hinzukommende Spannung fällt über dem Einschnürpunkt ab.

Verhalten einer gesteuerten Stromquelle:

$$I_D = K \cdot \frac{(U_{GS} - U_{th})^2}{2}$$

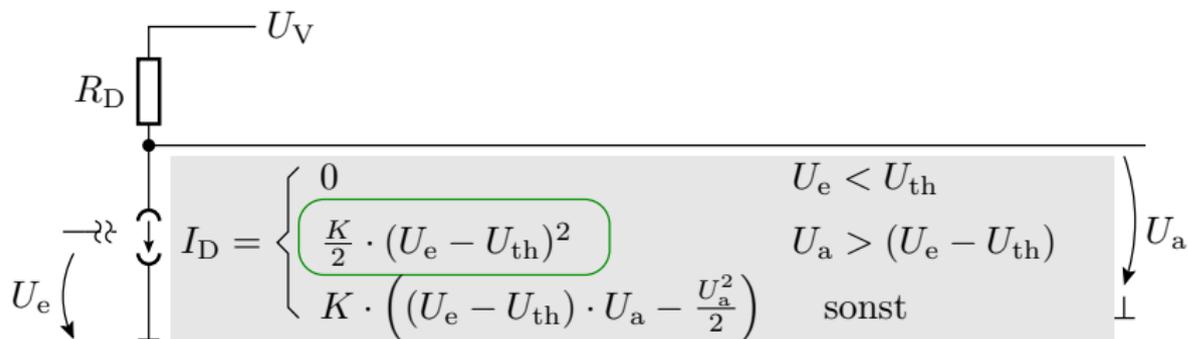
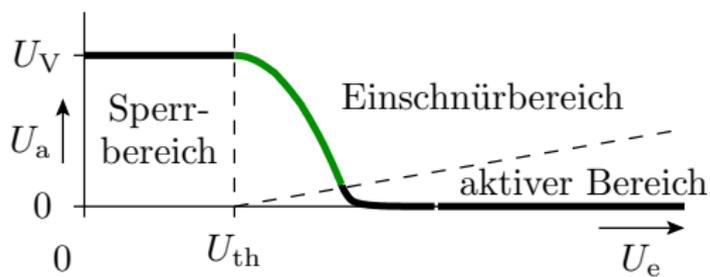
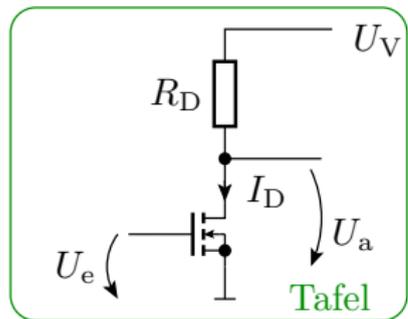
(K – Steilheit, U_{th} – Einschaltspannung).





Verstärker

Einfacher Verstärker





Übertragungsfunktion und Verstärkung

Verstärker nutzen hauptsächlich den Einschnürbereich.

Voraussetzungen für den Einschnürbereich:

- Eingangsspannung:

$$U_e > U_{th}$$

- Ausgangsspannung:

$$U_a > U_e - U_{th}$$

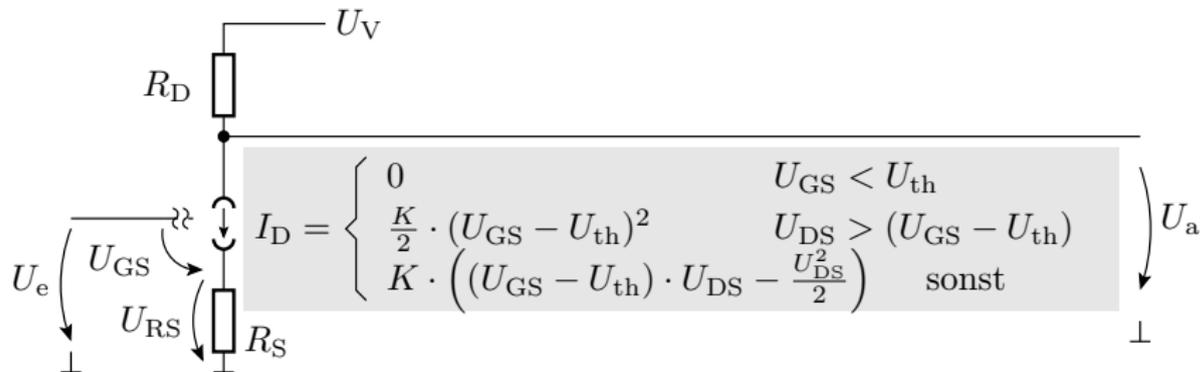
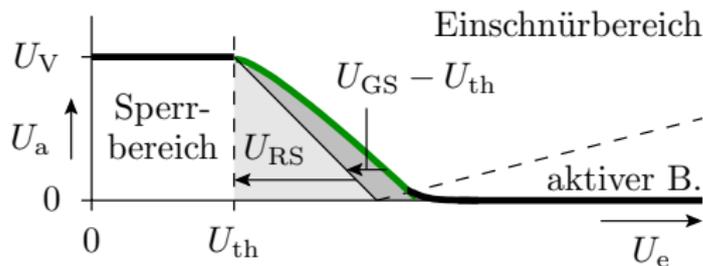
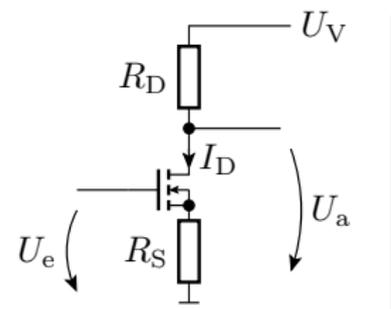
Übertragungsfunktion:

$$U_a = U_V - \frac{K \cdot R_{DS}}{2} \cdot (U_e - U_{th})^2$$

Verstärkung:

$$v_U = \frac{dU_a}{dU_e} = -K \cdot R_{DS} \cdot (U_e - U_{th})$$

Linearisierung





Betrieb im Einschnürbereich

$$U_e = U_{GS} + U_{RS}$$

$$U_{GS} = \sqrt{\frac{2 \cdot I_D}{K}} + U_{th} = \sqrt{\frac{2 \cdot (U_V - U_a)}{K \cdot R_D}} + U_{th}$$

$$U_e = \sqrt{\frac{2 \cdot (U_V - U_a)}{K \cdot R_D}} + U_{th} + \frac{R_S}{R_D} \cdot (U_V - U_a)$$

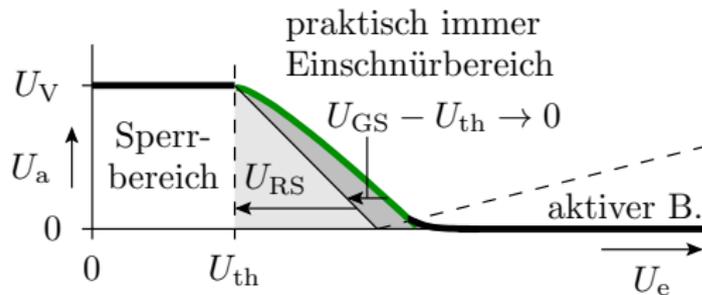
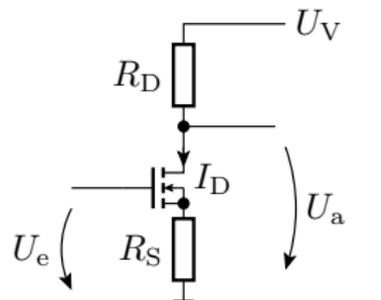
Kehrwert der Verstärkung:

$$\frac{dU_e}{dU_a} = \frac{1}{v_u} = -\frac{R_S}{R_D} - \frac{1}{K \cdot R_D} \cdot \sqrt{\frac{K \cdot R_D}{2 \cdot (U_V - U_a)}}$$

für

$$R_S \gg \frac{1}{K} \cdot \sqrt{\frac{K \cdot R_D}{2 \cdot (U_V - U_a)}} \Rightarrow v_u \approx -\frac{R_D}{R_S}$$

Linearisierung graphisch



Für $U_{GS} \ll U_{RS}$ gilt:

$$U_e \approx U_{RS} + U_{th}$$

$$U_a = U_V - \frac{R_D}{R_S} \cdot U_{RS} \approx U_V - \frac{R_D}{R_S} \cdot (U_e - U_{th})$$

$$v_u = \frac{dU_a}{dU_e} \approx -\frac{R_D}{R_S}$$

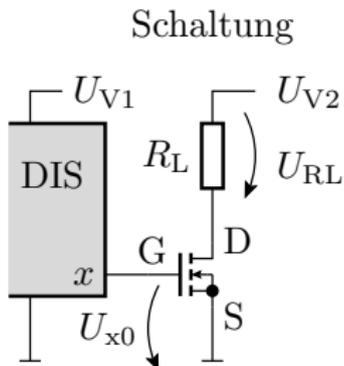


Schaltbetrieb

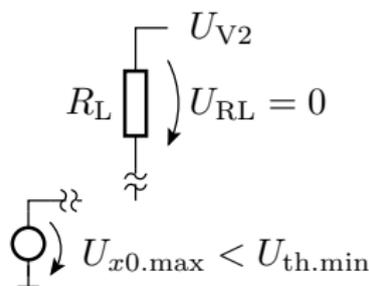
Low-Side-Schalter

- Schalten des »Minusanschlusses«
- Source ist der Bezugspunkt (Masse)

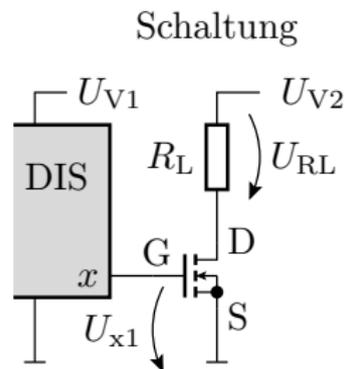
Fall 1: Transistor sperrt ($x = 0$; $U_{GS} < U_{th}$)



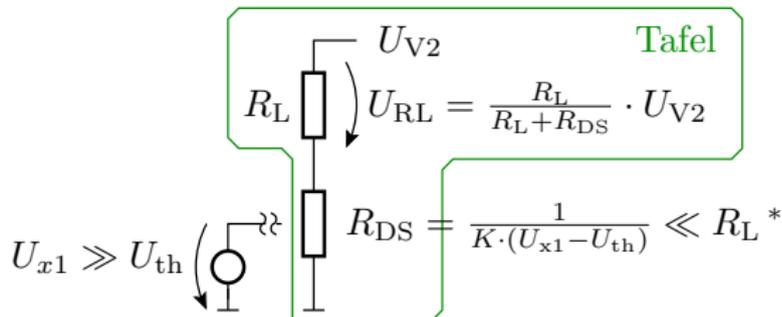
Ersatzschaltung für $x = 0$



Fall 2: Transistor eingeschaltet ($x = 1$; $U_{GS} \gg U_{th}$)



Ersatzschaltung für $x = 1$



* Gültigkeitsvoraussetzung für das Berechnungsmodell

$$I_D = K \cdot \left((U_{x1} - U_{th}) \cdot U_{DS} - \frac{U_{DS}^2}{2} \right) \approx K \cdot (U_{x1} - U_{th}) \cdot U_{DS}$$

Leistungsumsatz

$$I_D = \frac{U_{V2}}{R_L + R_{DS}}$$

- Umgesetzte Leistungen:

$$P_{RL} = \frac{R_L \cdot U_{V2}^2}{(R_L + R_{DS})^2} \quad P_{Tr} = \frac{R_{DS} \cdot U_{V2}^2}{(R_L + R_{DS})^2}$$

P_{RL} : Leistungsumsatz im Lastwiderstand

P_{Tr} : Leistungsumsatz im Transistor

$$P_{Tr} = \frac{R_{DS}}{R_L} \cdot P_{RL}$$

- Wegen $R_{DS} \ll R_L$ sehr günstiges Verhältnis.

⇒ Steuerung von Lasten bis zu mehreren hundert Watt.



Beispiele für Low-Side-Schalter

Typ	$R_{DS}(U_{GS})$	U_{th}	I_{Dmax}	U_{DSmax}	P_{max}
IRFD014	200 m Ω (10 V)	2...4 V	1,2 A	60 V	1,3 W
RFD14N05L	100 m Ω (5 V)	1...2 V	14 A	50 V	48 W
BUK100- 50GL ⁽¹⁾	125 m Ω (5 V)	1...2 V	13,5 A	50 V	40 W

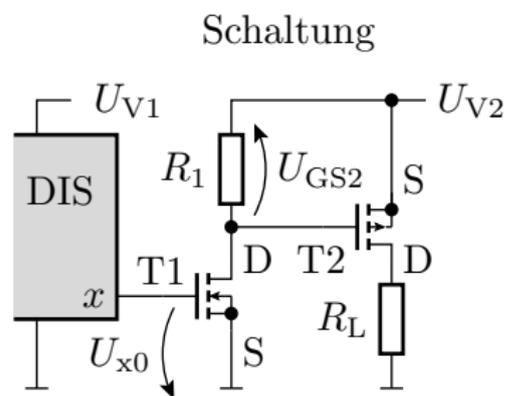
⁽¹⁾ mit integrierten Schutzfunktionen gegen zu hohe Bauteiltemperaturen und Ströme; R_{DS} – Drain-Source-Widerstand; U_{GS} – Gate-Source-Spannung; U_{th} – Einschaltspannung; I_{Dmax} – max. zulässiger Drain-Strom; U_{DSmax} – max. zulässige Drain-Source-Spannung; P_{max} – max. zulässige Verlustleistung. Die Steilheit ergibt sich aus R_{DS} und der zugehörigen Gate-Source-Spannung:

$$K = \frac{1}{R_{DS} \cdot (U_{GS} - U_{th})}$$

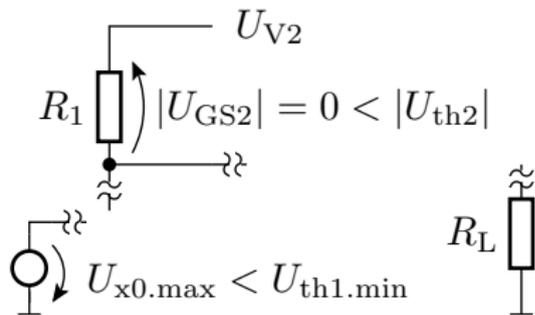
High-Side-Schalter

Ein High-Side-Schalter schaltet die Verbindung zwischen dem Ausgabeelement und dem positiven Versorgungsanschluss:

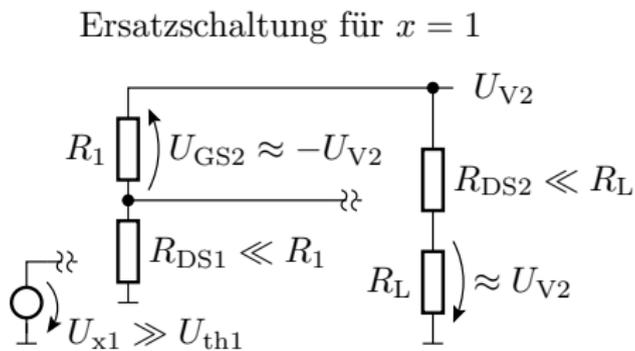
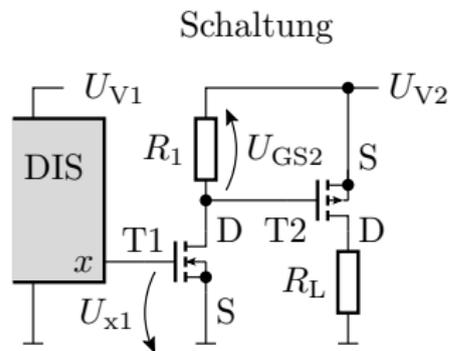
- PMOS-Transistor mit dem Bezugspunkt/Source an $+U_V$.
- Digitale Schaltkreise haben den negativen Versorgungsanschluss als Bezugspunkt.
- Zweiter Transistor zur Änderung des Bezugspotentials.



Ersatzschaltung für $x = 0$



Ersatzschaltung für »Last ein«





Beispiele für High-Side-Schalter

Typ	$R_{DS}(U_{GS})$	U_{th}	I_{Dmax}	U_{DSmax}	P_{max}
IRFD9024	260 m Ω (-10 V)	-2 ... 4 V	-1,1 A	-60 V	1,3 W
IPS5451 ^(1,2)	20 ... 30 m Ω		-14 A	-50 V	⁽³⁾
IRFD9640	500 m Ω (-10 V)	-2 ... 4 V	-11 A	-200 V	50 W

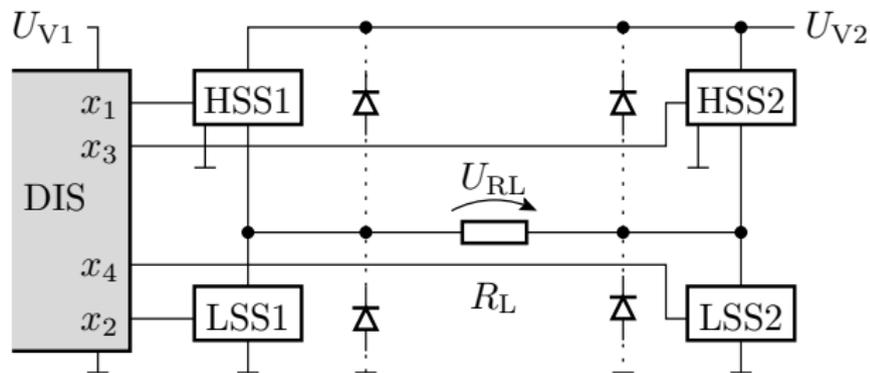
- (1) Mit integrierten Schutzfunktionen gegen zu hohe Bauteiltemperaturen und Ströme.
- (2) Mit der Schaltung zur Transformation digitaler Steuerspannungen mit negativem Bezugspunkt in die Steuerspannungen für den Schalttransistor.
- (3) Die Leistung ergibt sich aus der Abschalttemperatur und hängt von der Kühlung ab.



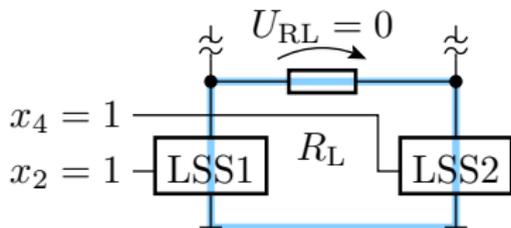
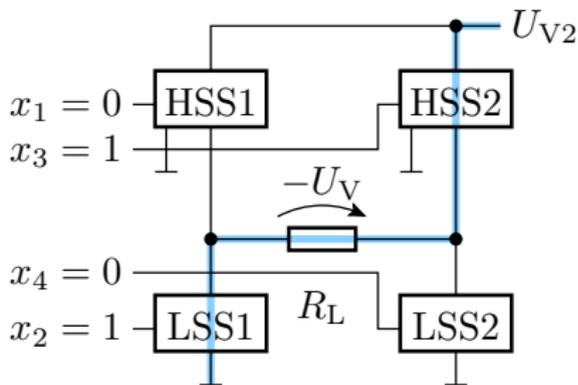
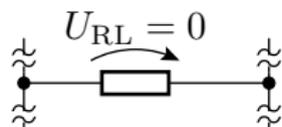
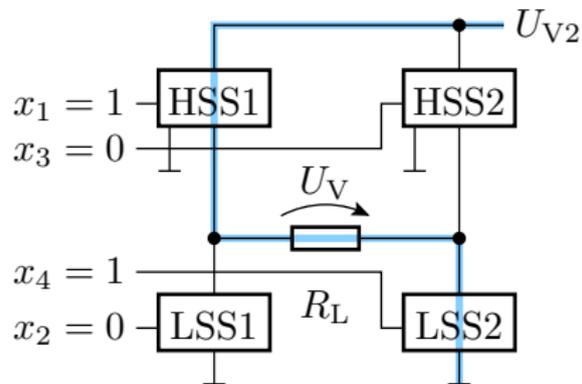
PMOS-Transistoren haben bei gleicher Geometrie etwa den doppelten Einschaltwiderstand. Grund: geringere Beweglichkeit¹ der Löcher im p-Kanal im Vergleich zu den Elektronen im n-Kanal.

¹Beweglichkeit ist das Verhältnis aus Geschwindigkeit und Feldstärke der beweglichen Ladungsträger.

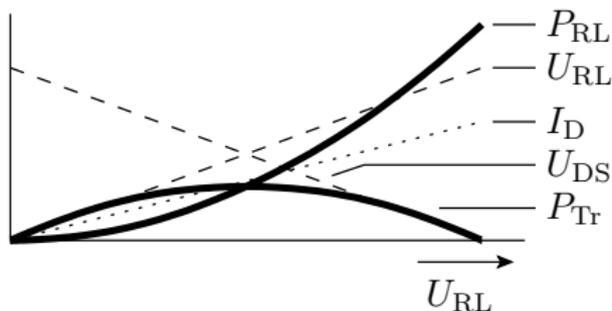
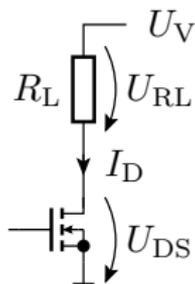
H-Brücke



Betriebsarten



Stufenlose Leistungssteuerung konventionell

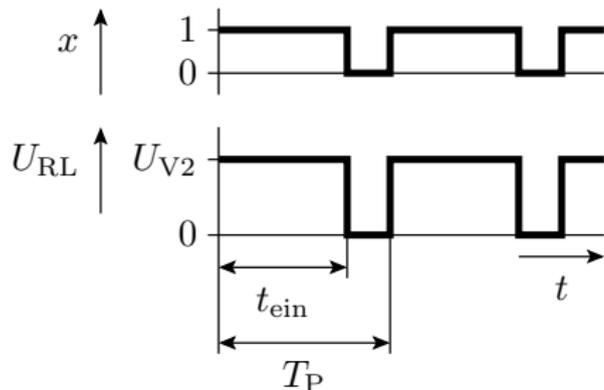
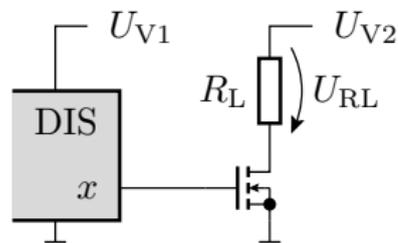


$$P_{RL} = \frac{(U_{RL})^2}{R_L}$$

$$P_{Tr} = \frac{(U_V - U_{RL}) \cdot U_{RL}}{R_L}$$

$$P_{Tr,max} = \frac{U_V^2}{4 \cdot R_L}$$

Pulsweitenmodulation



Die Ausgabelleistung ist proportional zur relativen Pulsweite:

$$\eta_T = \frac{t_{\text{ein}}}{T_P}$$

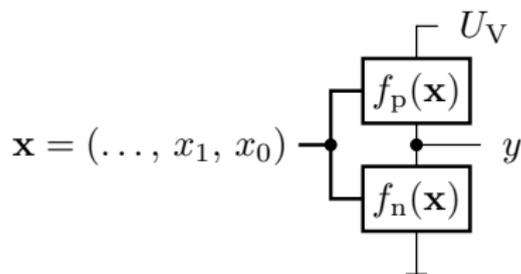
Die im Mittel im Transistor umgesetzte Leistung:

$$P_{\text{Tr}} = \frac{R_{\text{DS}}}{R_L} \cdot P_{\text{RL}}$$



CMOS-Gatter

Allgemeiner Aufbau



$f_n(\mathbf{x})$	$f_p(\mathbf{x})$	y
0	0	hochohmig/inaktiv
0	1	1
1	0	0
1	1	verboten

$y = 0$: Verbindung über NMOS-Transistoren mit \perp

$$f_n(\mathbf{x}) = \begin{cases} 0 & \text{Zweipol gesperrt} \\ 1 & \text{Zweipol leitend} \end{cases}$$

$y = 1$: Verbindung über PMOS-Transistoren mit U_V

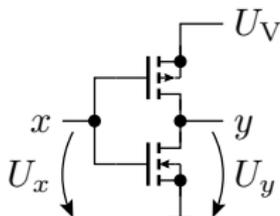
$$f_p(\mathbf{x}) = \begin{cases} 0 & \text{Zweipol gesperrt} \\ 1 & \text{Zweipol leitend} \end{cases}$$

CMOS-Inverter

Schaltsymbol

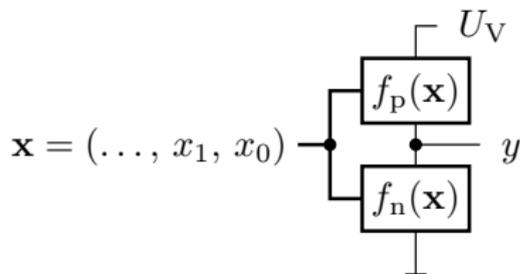


Transistorschaltung



- $x = 0$: NMOS-Transistor aus, PMOS-Transistor ein, $y = 1$
- $x = 1$: NMOS-Transistor ein, PMOS-Transistor aus, $y = 0$

FCMOS-Gatter



- Komplementäre Funktionen des NMOS- und des PMOS-Zweipols

$$f_p(\mathbf{x}) = f(\mathbf{x})$$

$$f_n(\mathbf{x}) = \overline{f(\mathbf{x})}$$

- Innerhalb der Zweipole:
 - Reihenschaltung von Transistoren \Rightarrow UND (Operator \wedge)
 - Parallelschaltung von Transistoren \Rightarrow ODER (Operator \vee)
 - PMOS-Transistoren invertieren (schalten bei $x_i = 0$ ein)



Umformregeln für logische Ausdrücke

Umformungsregel	Bezeichnung
$\bar{\bar{x}} = x$	doppelte Negation
$x \vee 1 = 1$ $x \vee \bar{x} = 1$ $x \wedge 0 = 0$ $x \wedge \bar{x} = 0$	Eliminationsgesetze
$x_1 \vee (x_1 \wedge x_2) = x_1$ $x_1 \wedge (x_1 \vee x_2) = x_1$	Absorbtionsgesetze
$\bar{x}_1 \vee \bar{x}_2 = \overline{x_1 \wedge x_2}$ $\bar{x}_1 \wedge \bar{x}_2 = \overline{x_1 \vee x_2}$	de morgansche Regeln
$x_1 \wedge x_2 = x_2 \wedge x_1$ $x_1 \vee x_2 = x_2 \vee x_1$	Kommutativgesetz
$(x_1 \vee x_2) \vee x_3 = x_1 \vee (x_2 \vee x_3)$ $(x_1 \wedge x_2) \wedge x_3 = x_1 \wedge (x_2 \wedge x_3)$	Assoziativgesetz
$x_1 \wedge (x_2 \vee x_3) = (x_1 \wedge x_2) \vee (x_1 \wedge x_3)$	Distributivgesetz



Beweis durch Aufstellen der Wertetabellen

Beispiel De Morgan'sche Regeln:

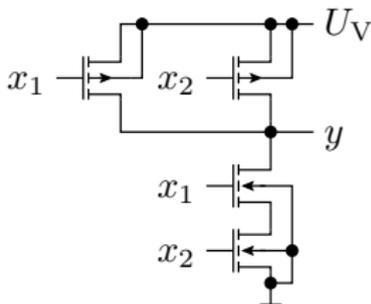
x_1	x_2	$\bar{x}_1 \vee \bar{x}_2$	$\overline{x_1 \wedge x_2}$	$\bar{x}_1 \wedge \bar{x}_2$	$\overline{x_1 \vee x_2}$
0	0	1	1	1	1
0	1	1	1	0	0
1	0	1	1	0	0
1	1	0	0	0	0

- Ohne Klammern hat UND-Vorrang vor ODER.
- Der UND-Operator » \wedge « kann in logischen Ausdrücken weggelassen werden:

$$(x_1 \wedge x_2) \vee (x_1 \wedge x_3) = x_1 x_2 \vee x_1 x_3$$

NAND-Gatter

$$\begin{aligned}
 y(\mathbf{x}) &= \overline{x_1 x_2} \\
 f_n(\mathbf{x}) &= x_1 x_2 \\
 f_p(\mathbf{x}) &= \bar{x}_1 \vee \bar{x}_2
 \end{aligned}$$

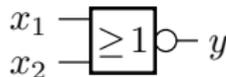
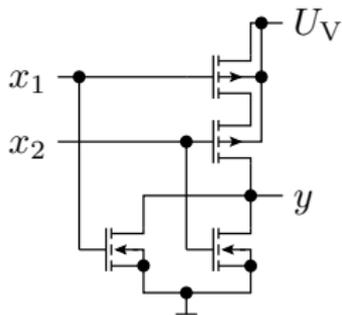


NOR-Gatter

$$y(\mathbf{x}) = \overline{x_1 \vee x_2}$$

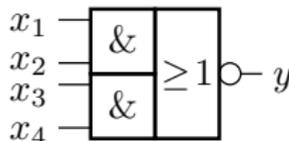
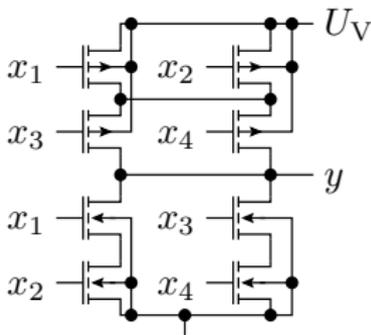
$$f_n(\mathbf{x}) = x_1 \vee x_2$$

$$f_p(\mathbf{x}) = \bar{x}_1 \bar{x}_2$$



Komplexgatter

$$\begin{aligned}
 y(\mathbf{x}) &= \overline{x_1 x_2 \vee x_3 x_4} \\
 f_n(\mathbf{x}) &= x_1 x_2 \vee x_3 x_4 \\
 f_p(\mathbf{x}) &= (\bar{x}_1 \vee \bar{x}_2) (\bar{x}_3 \vee \bar{x}_4)
 \end{aligned}$$





Logische Ausdrücke vorher vereinfachen

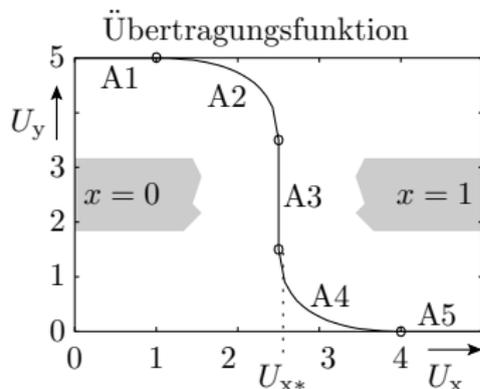
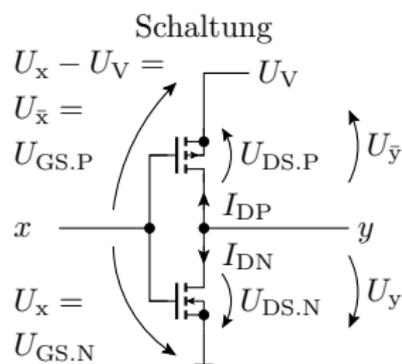
Komplexe logische Zielfunktionen lassen sich oft vor der Umsetzung in ein Gatter durch Anwendung der

- Eliminationsgesetze,
- Absorbtionsgesetze und

anderer Umformungsregeln vereinfachen. Beispiel:

$$y = \overline{(x_1 x_2 x_3) \vee x_1 \vee x_2} = \overline{x_1 \vee x_2}$$

Übertragungsfunktion des CMOS-Inverters



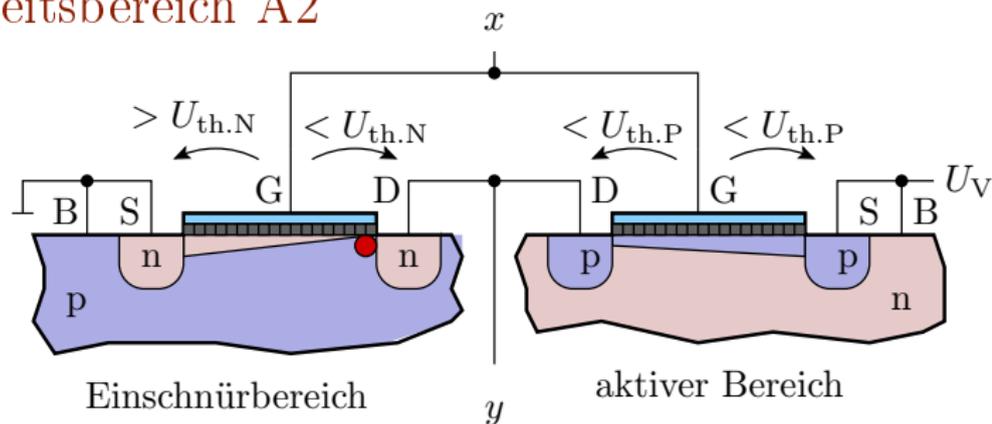
Arbeitsbereiche

	NMOS	PMOS
A1	S	A
A2	E	A
A3	E	E
A4	A	E
A5	A	S

(S – Sperrbereich; E – Einschnürbereich; A – aktiver Bereich)

- In einem korrekten Entwurf ist nach jedem Schaltvorgang ein Transistorzweig gesperrt (Arbeitsbereich A1 oder A5).
- Die Arbeitsbereiche A2 bis A4 sollten nur während der Schaltvorgänge auftreten.

Arbeitsbereich A2



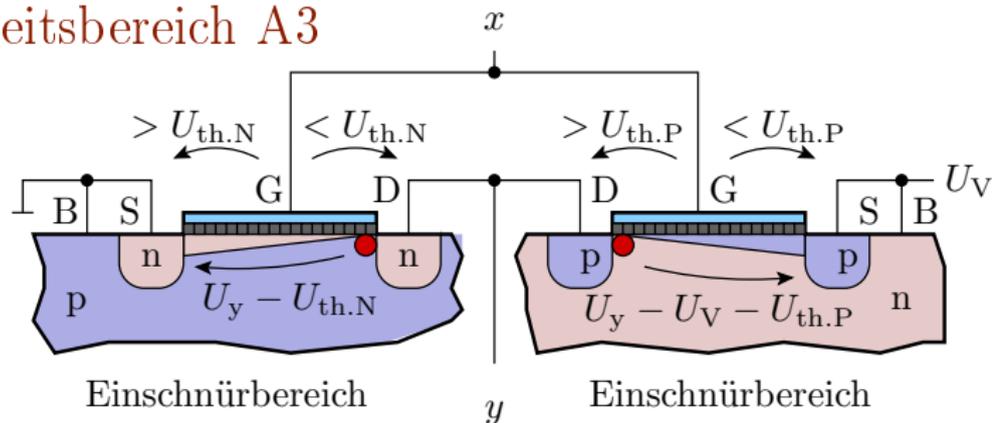
- Bedingung:

$$U_{th.N} < U_x < U_{x*}$$

- $U_x \rightarrow U_y$: Lösungen der folgenden quadratischen Gleichung:

$$0 = K_N \cdot \frac{(U_x - U_{th.N})^2}{2} + K_P \cdot \left((U_x - U_{th.P}) \cdot U_y - \frac{U_y^2}{2} \right)$$

Arbeitsbereich A3

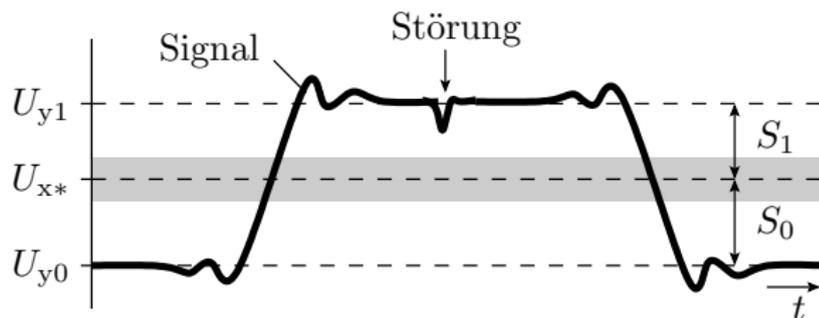


- Für eine bestimmte Eingangsspannung $U_x = U_{x*}$ arbeiten beide Transistoren als gesteuerte Stromquellen, die denselben Strom liefern.
- Gleichung zur Berechnung dieser Spannung:

$$0 = K_N \cdot \frac{(U_{x*} - U_{th,N})^2}{2} + K_P \cdot \frac{(U_V - U_{x*} + U_{th,P})^2}{2}$$

- Laut Modell senkrechter Kennlinienverlauf.

Störabstand

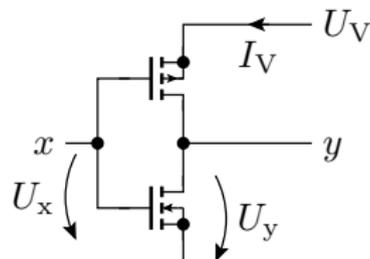
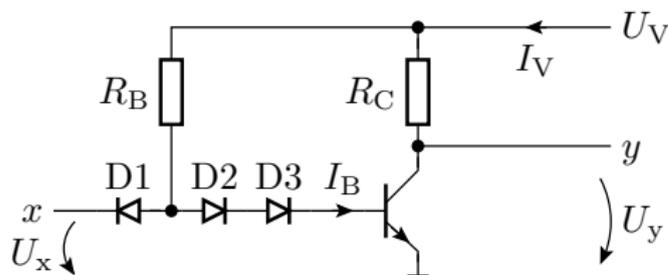


-
- U_{x*} Eingangsschaltspannung zwischen null und eins
 Toleranzbereich der Eingangsschaltspannung
 U_{y0} Ausgangsspannung für eine Null
 U_{y1} Ausgangsspannung für eine Eins

Störabstand: Maximale, der Eingangsspannung überlagerte Störspannung, bei der garantiert keine Fehlfunktion auftritt:

$$S = \min(S_0, S_1) = \min(U_{x*} - U_{y0}, U_{y1} - U_{x*})$$

Vergleich CMOS-Inverter und DT-Inverter



	DT-Inverter	CMOS-Inverter
U_{x0}	$U_{CEX} \approx 0,2 \text{ V}$	0
U_{x1}	$U_V \approx 5 \text{ V}$	U_V
U_{x*}	$U_{CEX} + U_F \approx 1,4 \text{ V}$	$U_V/2$
S	$\approx 1,2 \text{ V}$	$U_V/2$
I_V für $x = 0$	Strom durch R_B	0
I_V für $x = 1$	Strom durch R_C	0

(I_V – Versorgungsstrom, Maß für die Verlustleistung).



Warum werden heute fast nur noch CMOS-Gatter eingesetzt?

- Einfacher Entwurf.
- Geringe Verlustleistung als Voraussetzung für die Integration von Millionen von Gattern auf einem Chip.
- Großer Störabstand.

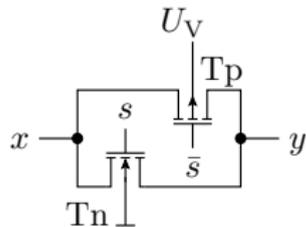
Frühere Gatterschaltungen, insbesondere solche mit Bipolartransistoren, sind aus fast allen Anwendungen verdrängt, auch die behandelten DT-Gatter und ihre Weiterentwicklungen, die TTL-Gatter (TTL – Transistor Transistor Logic), STTL-Gatter (Schottky-TTTL-Gatter) etc.

Transferrgatter

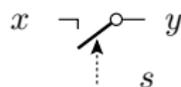
Nachbildung eines Schalters, der sowohl eine Null als auch eine Eins an seinen Ausgang weiterleitet:

- Parallelschaltung eines NMOS- und eines PMOS-Transistors.
- Benötigt das direkte und das negierte Steuersignal.

Schaltung



Schaltermodell

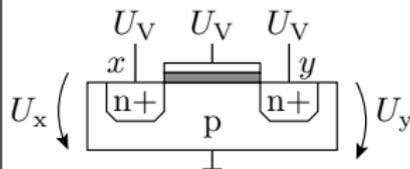


Wertetabelle

s	x	Tn	Tp	y
0	0	S	S	Z
0	1	S	S	Z
1	0	A	S*	0
1	1	S*	A	1

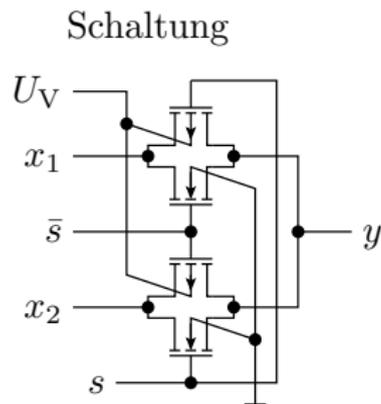
- A aktiver Bereich
- S Sperrbereich
- Z hochohmig
- S* Sperrbereich, wenn Paralleltransistor ein

Sperrbereich, wenn Paralleltransistor ein

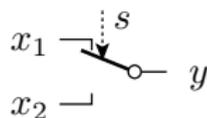


Kanal könnte beweglich Elektronen aufnehmen, ist aber beidseitig eingeschnürt

Umschalter aus zwei Transfergattern

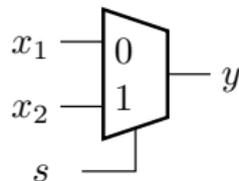


Schaltermodell



s	x_2	x_1	y
0	-	0	0
0	-	1	1
1	0	-	0
1	1	-	1

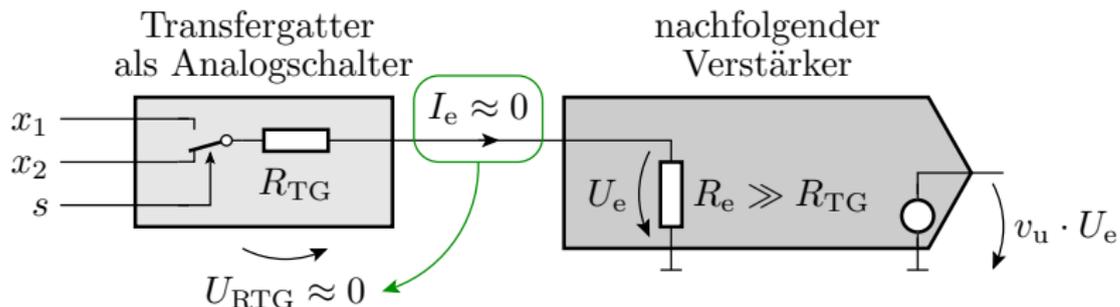
Schaltzeichen



(- – logischer Wert ohne Einfluss, don't care)

Transferrgatter als Analogschalter

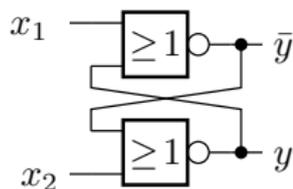
- Der Drain-Source-Widerstand ist von der Ein- und Ausgangsspannung abhängig.
- Zur Vermeidung nichtlinearer Spannungsabfälle benötigt die Schaltung hinter einem Transferrgatter einen hohen Eingangswiderstand.





Speicherzellen

RS-Flipflop



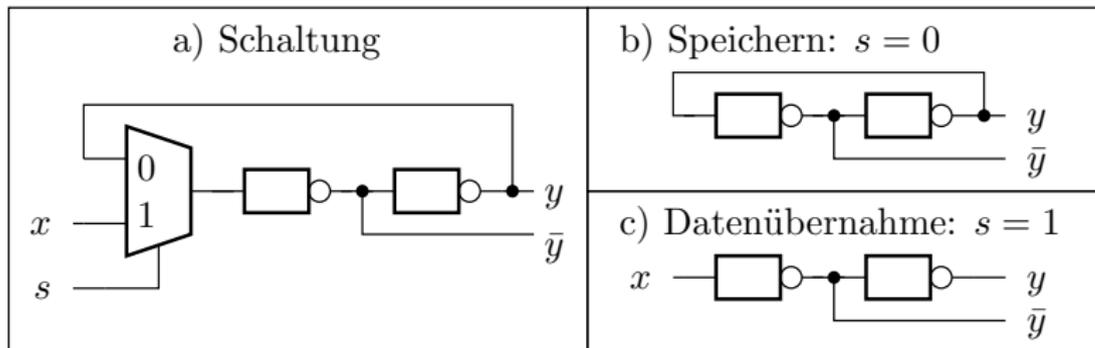
Betriebsart	x_1	x_2	y	\bar{y}
Setzen	1	0	1	0
Rücksetzen	0	1	0	1
Speichern	0	0	y^*	\bar{y}^*
Vermeiden	1	1	0	0

y^* , \bar{y}^* – Beibehaltung des bisherigen Wertes

- $x_1 = x_2 = 1$ ist zu vermeiden, weil bei zeitgleicher Änderung von x_1 und x_2 von eins nach null der Folgezustand unbestimmt ist.

D-Flipflop

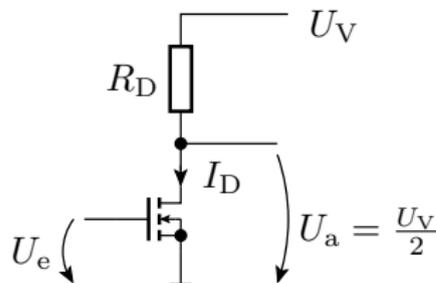
- störsicherere Alternative





Aufgaben

MOS-Verstärker



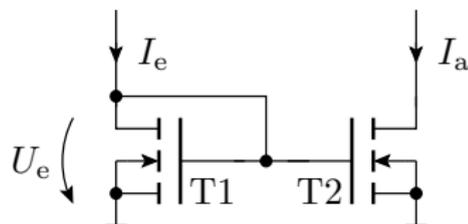
$$\begin{aligned}
 U_V &= 5 \text{ V} \\
 R_D &= 1 \text{ k}\Omega \\
 K &= \frac{20 \text{ mA}}{\text{V}^2} \\
 U_{\text{th}} &= 1 \text{ V}
 \end{aligned}$$

Gesucht sind:

Übertragungsfunktion mit dem Transistor im Einschnürbereich?

- Ein- und Ausgangsspannungsbereich, in dem der Transistor im Einschnürbereich arbeitet?
- U_e für $U_a = \frac{U_V}{2}$?
- Spannungsverstärkung $v_u = \frac{dU_a}{dU_e}$ bei dieser Eingangsspannung?

Stromspiegel

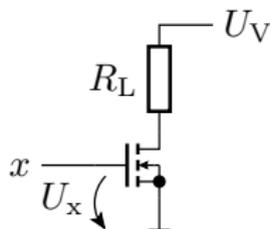


	T1	T2
Einschaltspannung (U_{th}):	1 V	1 V
Steilheit K :	5 mA/V ²	10 mA/V ²

Wie bildet sich in der Schaltung

- der Eingangsstrom I_e auf die Eingangsspannung U_e ,
- bei eingeschnürtem Transistor T2 die Eingangsspannung U_e auf den Ausgangsstrom I_a und
- der Eingangsstrom I_e bei eingeschnürtem Transistor T2 auf den Ausgangsstrom I_a ab?

Stufenlose Leistungssteuerung durch Pulsweitenmodulation



$R_L = 10 \Omega$	$U_V = 10 \text{ V}$
$K = 1 \frac{\text{A}}{\text{V}^2}$	$U_{x1} = 5 \text{ V}$
$U_{\text{th}} = 1 \text{ V}$	$U_{x0} = 0 \text{ V}$

- 1 Wie groß ist der Einschaltwiderstand $R_{\text{DS}} = \frac{dU_{\text{DS}}}{dI_{\text{D}}}$ des MOS-Transistors?
- 2 Welche relative Pulsweite η ist erforderlich, damit im Lastwiderstand R_L eine Leistung von $P_{\text{RL.soll}} = 3 \text{ W}$ umgesetzt wird?
- 3 Welche Leistung P_{Tr} wird dabei im Transistor umgesetzt?



FCMOS-Gatter

Entwerfen Sie je ein FCMOS-Gatter

1 mit der Funktion:

$$y = \overline{((x_1 \wedge x_2) \vee x_3) \wedge (x_4 \vee x_5)}$$

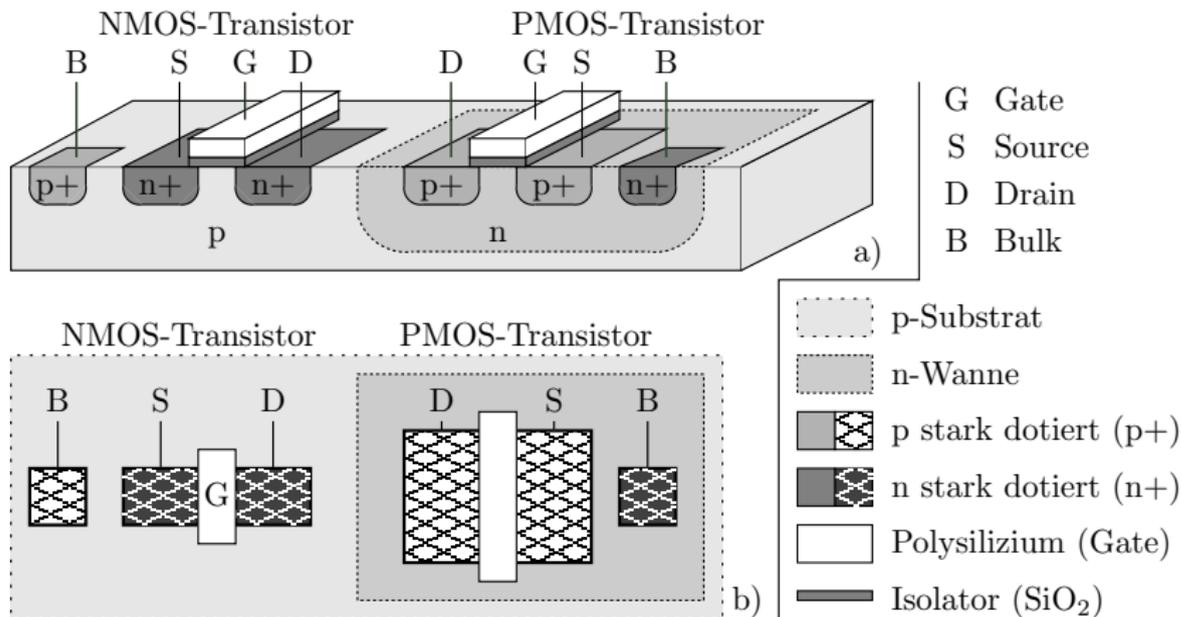
2 mit der Funktion:

$$y = \bar{x}_1 \vee \bar{x}_2 \vee \overline{(x_1 \vee (x_2 \wedge x_3))}$$

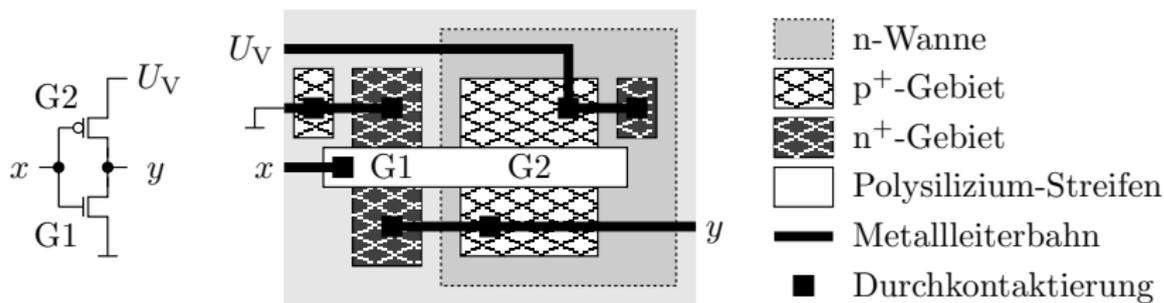


Geometrischer Entwurf

3D-Ansicht eines NMOS- und eines PMOS-Transistor



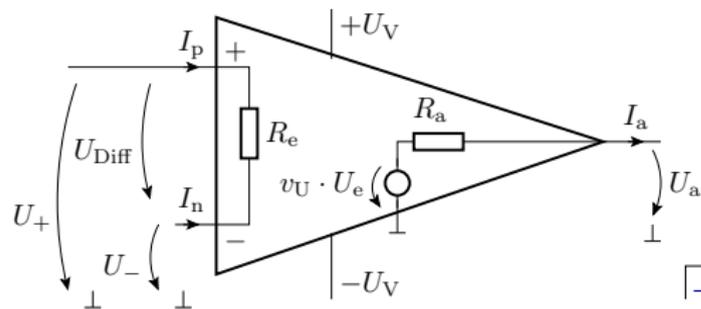
Geometrischer Entwurf eines Inverters



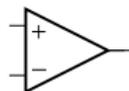


Operationsverstärker

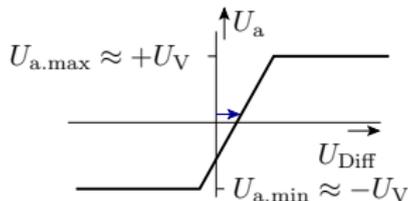
Schaltsymbol und Anschlüsse



Symbol



Kennlinie



$$\rightarrow U_{\text{Off}} = U_{\text{Diff}}|_{U_a=0} \quad \text{Offset-Spannung}$$

Wichtige Kenngrößen:

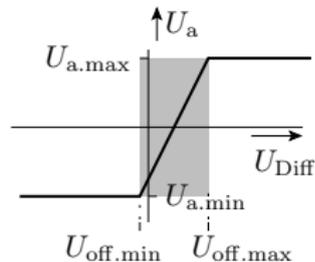
		ideal	real
Spannungsverstärkung	$v_0 = \frac{dU_a}{dU_{\text{Diff}}}$	∞	$10^4 \dots 10^6$
Eingangswiderstand	$R_e = \frac{dU_{\text{Diff}}}{d \frac{I_P - I_N}{2}}$	∞	$1 \text{ M}\Omega \dots 1 \text{ T}\Omega$
Ausgangswiderstand	$R_a = \frac{dU_a}{dI_a}$	0	$2 \Omega \dots 100 \Omega$
Offset-Spannung	$U_{\text{Off}} = U_{\text{Diff}} _{U_a=0}$	0	10 mV

2. Operationsverstärker

Ein Operationsverstärker hat in der Regel nicht den auf der Folie eingezeichneten Masseanschluss. Wird der nicht gebraucht?

- Die Streuung der Eingangs-Offset-Spannung mal v_0 ist oft größer als der Ausgangsspannungsbereich. Unbeschaltet nur als Schwellwertschalter nutzbar:

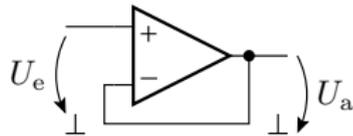
$$U_a = \begin{cases} U_{a.\min} & U_{\text{Diff}} < U_{\text{off}.\min} \\ U_{a.\max} & U_{\text{Diff}} > U_{\text{off}.\max} \\ \text{unbestimmt} & \text{sonst} \end{cases}$$



- Der Betrieb als Verstärker verlangt eine Rückkopplung, d.h. eine Subtraktion eines Teils von U_a von U_{Diff} , z.B.:

$$U_a = v_0 \cdot (U_e + U_{\text{off}} - U_a)$$

$$U_a = \frac{v_0}{1+v_0} \cdot (U_e + U_{\text{off}})$$

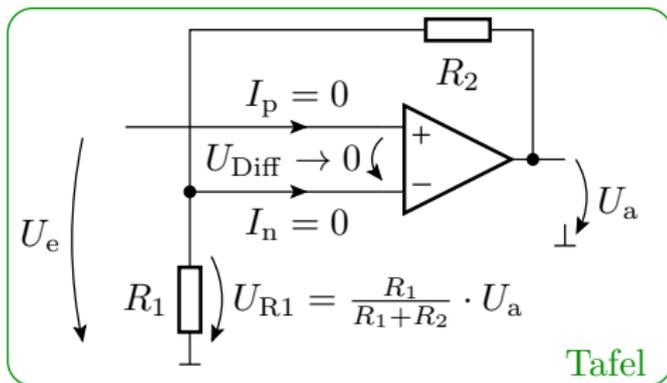


- Der Bezugspunkt für U_a ist hier gleich dem Bezugspunkt von U_e . Für beide Anwendungen braucht der Operationsverstärker den Masseanschluss nicht.

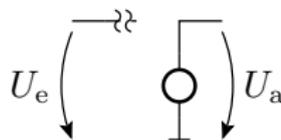


Verstärker

Nichtinvertierender Verstärker



Ersatzschaltung



$$U_a = \frac{R_1 + R_2}{R_1} \cdot U_e$$

$$U_+ = U_e$$

$$U_- = \frac{R_1}{R_1 + R_2} \cdot U_a$$

$$U_a = \lim_{v_0 \rightarrow \infty} v_0 \cdot (U_+ - U_-)$$

Verkürzter Rechenweg

Die Rückkopplung

$$(U_a \uparrow \mapsto U_{\text{Diff}} \downarrow) \wedge (U_a \downarrow \mapsto U_{\text{Diff}} \uparrow)$$

regelt die Eingangsspannungsdifferenz gegen Null:

$$U_{\text{Diff}} = U_+ - U_- \rightarrow 0$$

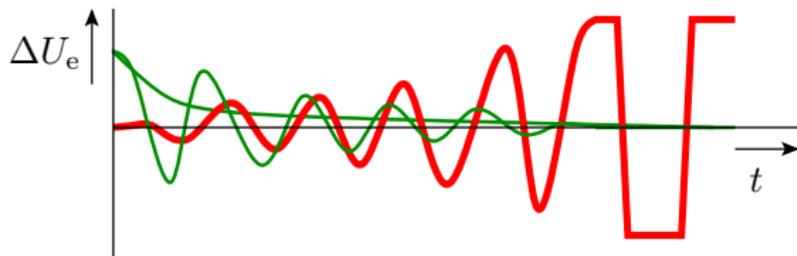
Aus

$$\begin{aligned} U_+ &= U_e \\ U_- &= \frac{R_1}{R_1 + R_2} \cdot U_a \end{aligned}$$

ist die Übertragungsfunktion fast ablesbar.

Generelles Problem

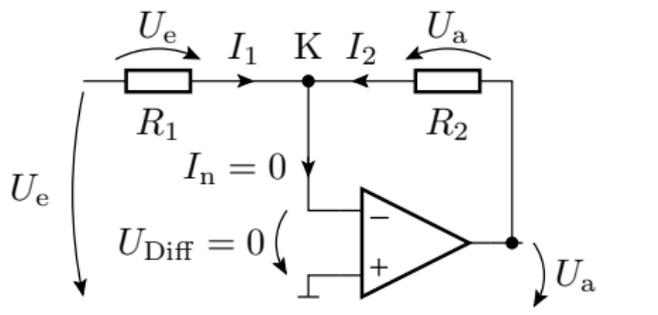
- Eine Rückkopplung führt zu einem Regelkreise und ein falsch dimensionierter Regelkreis kann schwingen:



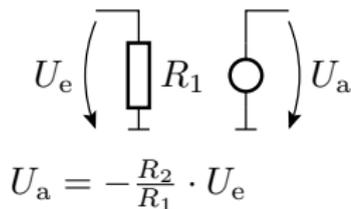
- Ausgleich einer Regelabweichung in in einem stabilen System
- instabiles System

- Die heutigen Operationsverstärker haben nur noch eine geringe Schwingungsneigung.

Invertierender Verstärker



Ersatzschaltung



$$K : I_1 + I_2 = 0$$

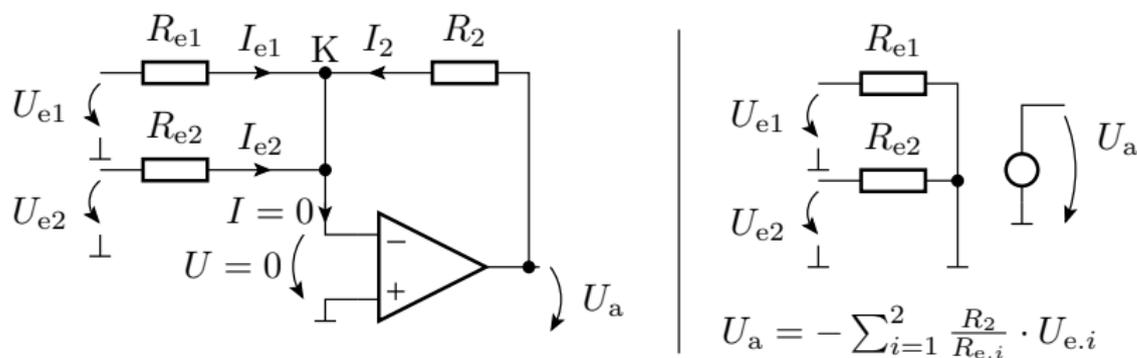
$$\frac{U_e}{R_1} + \frac{U_a}{R_2} = 0$$

$$U_a = -\frac{R_2}{R_1} \cdot U_e$$



Rechenelemente

Summationsverstärker (Addition)

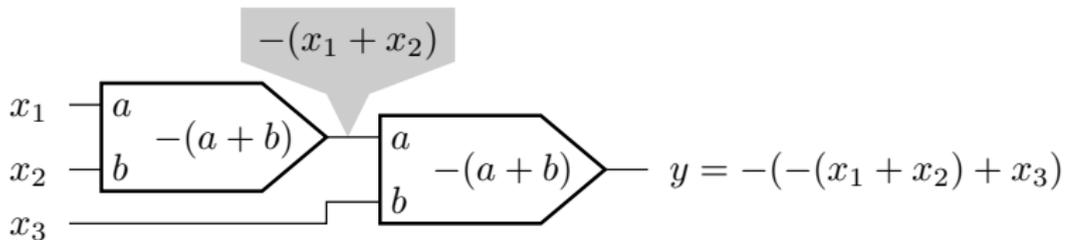


$$K : I_{e1} + I_{e2} + I_2 = 0$$

$$\frac{U_{e1}}{R_{e1}} + \frac{U_{e2}}{R_{e2}} + \frac{U_a}{R_2} = 0$$

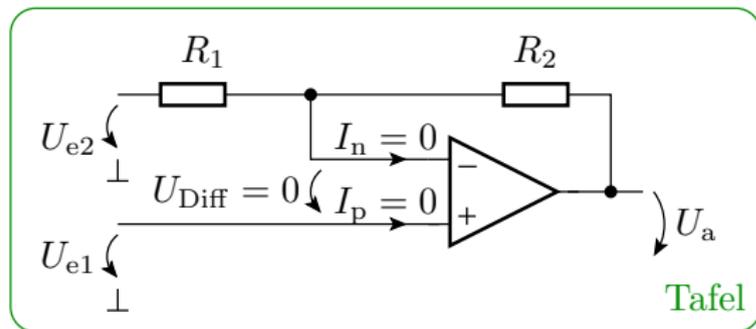
$$U_a = - \left(\frac{R_2}{R_{e1}} \cdot U_{e1} + \frac{R_2}{R_{e2}} \cdot U_{e2} \right)$$

Subtraktion mit Summationsverstärkern



Differenzverstärker

- Der invertierende Eingang wird zusätzlich zur Rückkopplung benötigt.



$$U_+ = U_{e1}; U_- = U_{e2} + \frac{R_1}{R_1 + R_2} \cdot (U_a - U_{e2})$$

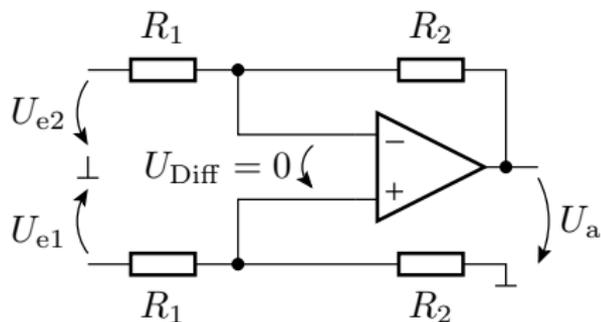
$$\frac{R_1 + R_2}{R_1} \cdot U_{e1} = \frac{R_1 + R_2}{R_1} \cdot U_{e2} + U_a - U_{e2}$$

$$U_a = \frac{R_2}{R_1} \cdot \left(\frac{R_1 + R_2}{R_2} \cdot U_{e1} - U_{e2} \right)$$

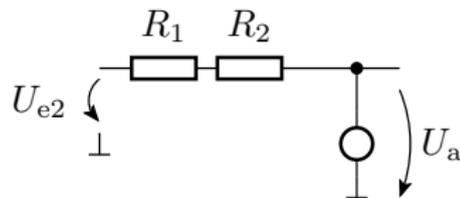
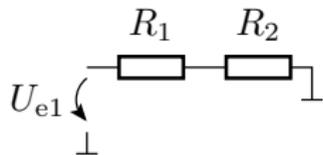
⇒ Spannungsteiler für U_+ :

$$U_+ = \frac{R_2}{R_1 + R_2} \cdot U_{e1}$$

Differenzverstärker komplett



Ersatzschaltung



$$U_a = \frac{R_2}{R_1} \cdot (U_{e1} - U_{e2})$$



Komparator

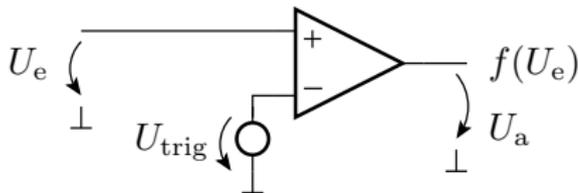
Soll-Funktion und Realisierung

- Abbildung einer stetigen Größe auf eine zweiwertige Größe:

$$f(U_e) = \begin{cases} 0 & \text{wenn } U_e < U_{\text{trig}} \\ 1 & \text{sonst} \end{cases} \quad (1)$$

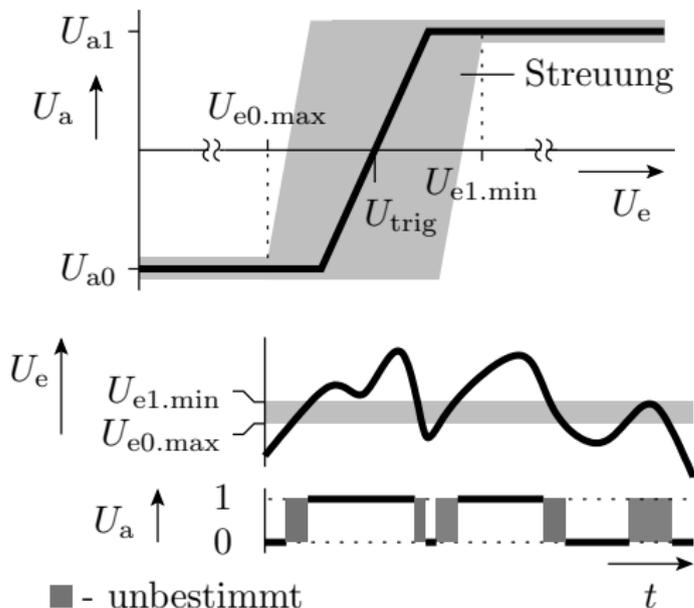
(U_{trig} – Schaltspannung des Komparators).

- Nachbildung durch einen Operationsverstärker plus Quelle mit der Schaltspannung:



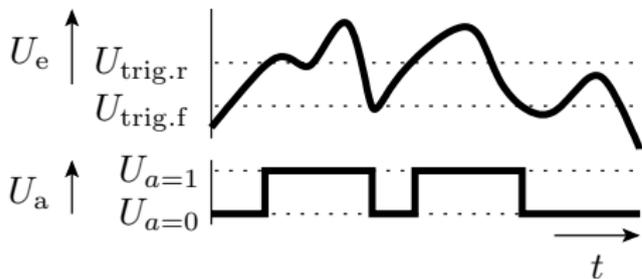
- Ersatz der Quelle durch die Versorgungsspannung und einen Spannungsteiler.

Abweichung vom Idealverhalten



Schwellwertschalter mit Hysterese

- Einschaltsschwelle $>$ Ausschaltsschwelle
- Überschreiten $U_{\text{trig.r}} \Rightarrow$ kippen in den Zustand $U_{\text{trig}} = U_{\text{trig.f}}$
- Unterschreiten $U_{\text{trig.f}} \Rightarrow$ kippen in den Zustand $U_{\text{trig}} = U_{\text{trig.r}}$



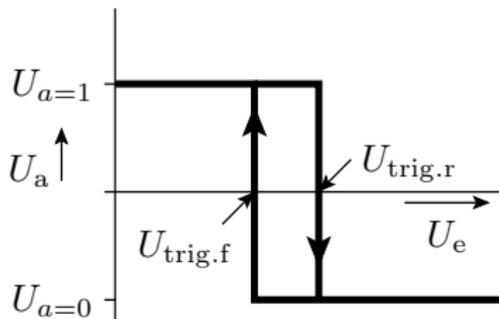
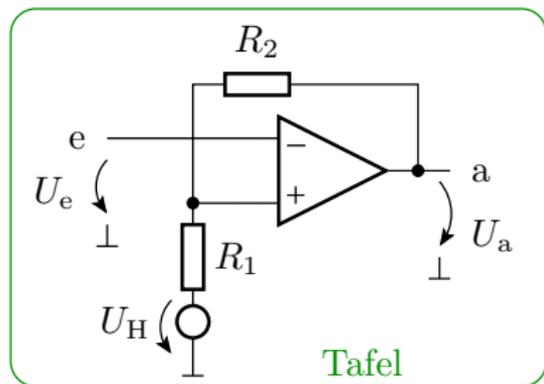
$U_{\text{trig.r}}$ Schaltspannung für steigende (rising) Eingangsspannungen

$U_{\text{trig.f}}$ Schaltspannung für fallende (falling) Eingangsspannungen

$U_{a=1}$ große Ausgangsspannung (log. 1)

$U_{a=0}$ kleine Ausgangsspannung (log. 0)

Nachbildung mit einem Operationsverstärker



$$U_{\text{trig.r}} = U_{\text{H}} + \frac{R_1}{R_1 + R_2} \cdot (U_{\text{a}=1} - U_{\text{H}})$$

$$U_{\text{trig.f}} = U_{\text{H}} + \frac{R_1}{R_1 + R_2} \cdot (U_{\text{a}=0} - U_{\text{H}})$$

(U_{H} – Hilfsspannung)



Beispiel

$$\begin{aligned}U_{a=1} &= U_V = 5 \text{ V} & U_{\text{trig.r}} &= 3 \text{ V} \\U_{a=0} &= 0 & U_{\text{trig.f}} &= 2 \text{ V}\end{aligned}$$

-
- Bestimmung des Spannungsteilerverhältnisses

$$k = \frac{R_1}{R_1 + R_2}$$

und der Hilfsspannung U_H mit folgendem Gleichungssystem:

$$3 \text{ V} = U_H + k \cdot (5 \text{ V} - U_H)$$

$$2 \text{ V} = U_H + k \cdot (-U_H)$$

- $U_H \Rightarrow$ Quotienten beider Gleichungen

$$\begin{aligned}\frac{3 \text{ V} - U_H}{2 \text{ V} - U_H} &= \frac{5 \text{ V} - U_H}{-U_H} \\U_H &= 2,5 \text{ V}\end{aligned}$$

- $k \Rightarrow$ Differenz beider Gleichungen:

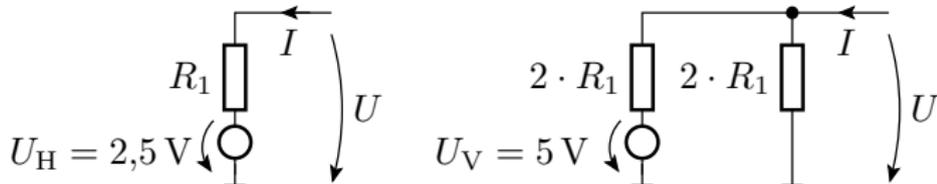
$$1 \text{ V} = k \cdot 5 \text{ V}$$

$$k = 0,2$$

- willkürliche Festlegung: $R_1 = 10 \text{ k}\Omega$
- Berechnung von R_2 aus

$$0,2 = \frac{R_1}{R_1 + R_2} \Rightarrow R_2 = 40 \text{ k}\Omega$$

- Transformation des Zweipols aus U_H und R_1 in einen funktionsgleichen Zweipol mit U_V :



Gesamtschaltung \Rightarrow **Tafel**



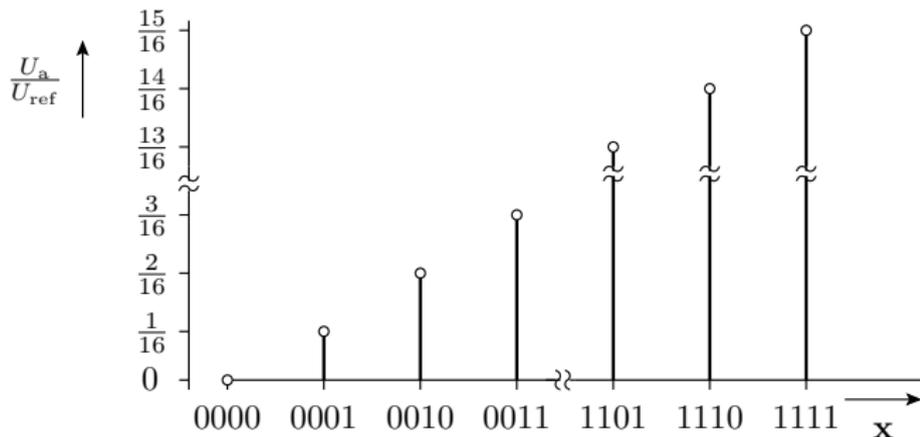
Digital-Analog-Umsetzer

Digital-Analog-Umsetzer (DAU)

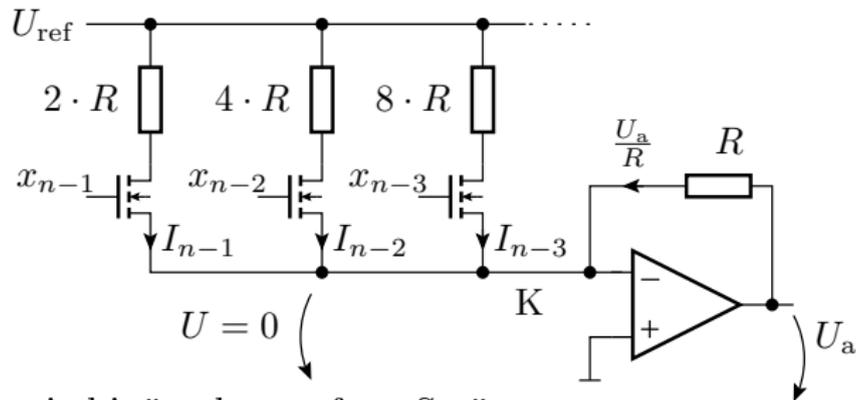
Ausgabe eines Bitvektors als Spannung:

$$\mathbf{x} = x_{n-1} x_{n-2} \dots x_0 \Rightarrow U_a(\mathbf{x}) = \frac{U_{\text{ref}}}{2^n} \cdot \sum_{i=0}^{n-1} x_i \cdot 2^i$$

($x_i \in \{0, 1\}$ – Binärziffern; n – Bitanzahl; U_{ref} – Referenzspannung.).



Aufbau



- Stromquellen mit binär abgestuften Strömen:

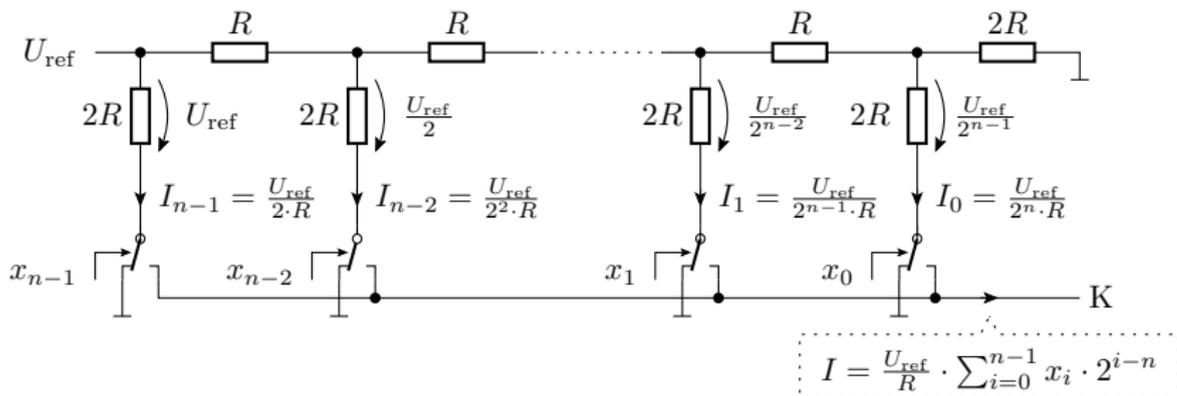
$$I_i = \frac{U_{\text{ref}}}{R} \cdot 2^{i-n}$$

- Transistorschalter, die die Ströme wahlweise in den Summationspunkt leiten oder nicht.
- Summationsverstärker für die ausgewählten Ströme:

$$U_a = -R \cdot \sum_{i=0}^{n-1} x_i \cdot I_i$$

Digital-Analog-Umsetzer mit R2R-Netzwerk

- Die Fertigung von sehr unterschiedlichen Widerständen mit einem exakten Widerstandsverhältnis ist schwierig.
- Ein R2R-Netzwerk ist eine Spannungsteilerkette, die die eingangsseitige Referenzspannung fortlaufend halbiert.
- Die Transistorschalter an den Fußpunkten leiten die Ströme bei $x_i = 1$ zum Summationspunkt K und bei $x_i = 0$ zum Bezugspunkt.

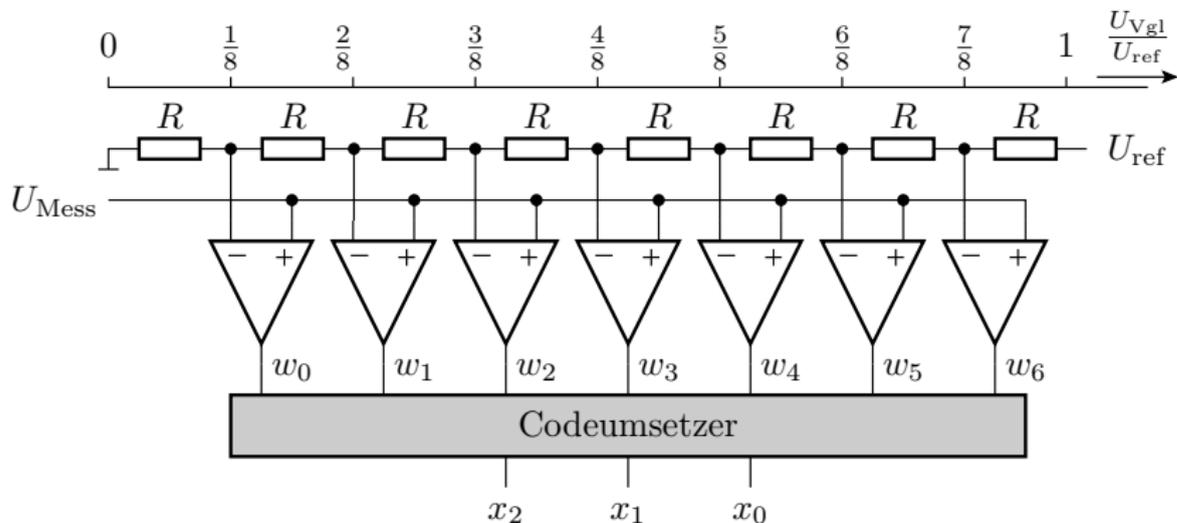




Analog-Digital-Umsetzer

Paralleler Analog-Digital-Umsetzer (ADU)

- Zuordnung des Digitalwerts in einem Schritt.
- Paralleler Vergleich der analogen Eingangsspannung mit $2^n - 1$ Vergleichsspannungen. Erfordert $2^n - 1$ Komparatoren.



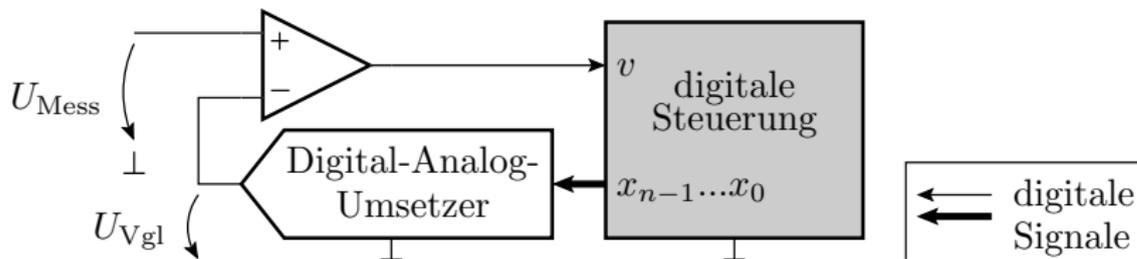


Funktion des Codeumsetzers

Komparatorausgabe $w_6w_5 w_4w_3w_2 w_1w_0$	Ergebnis $x_2x_1x_0$
0000000	000
0000001	001
0000011	010
0000111	011
0001111	100
0011111	101
0111111	110
1111111	111

Serielle Umsetzer

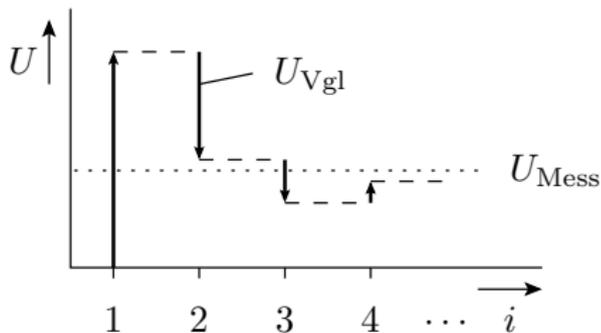
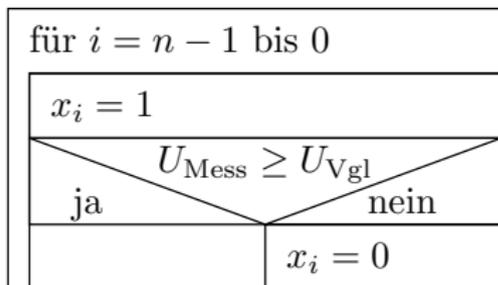
- Ein Vergleich je Wandlerschritt:



$$v = \begin{cases} 0 & \text{wenn } U_{\text{Mess}} < U_{\text{Vgl}} \\ 1 & \text{sonst} \end{cases}$$

Sukzessive Approximation

- schnellster serieller Wandleralgorithmus
- ein Vergleich je Bit



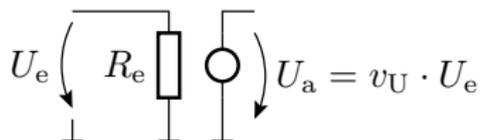


Aufgaben

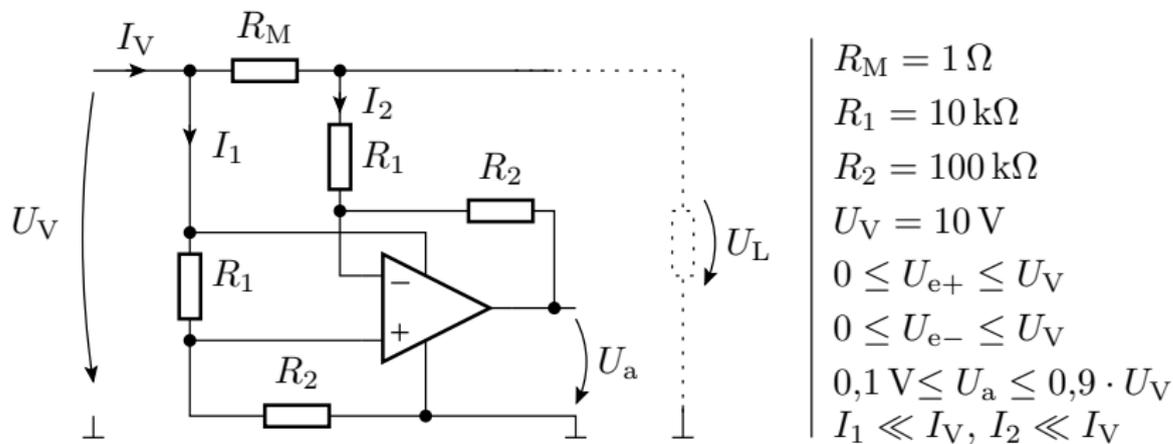
Entwurf von Verstärkern

Entwickeln Sie Schaltungen mit Operationsverstärkern, die das Verhalten der nachfolgenden Ersatzschaltungen nachbilden:

- 1 mit den Parametern $v_U = -10$ und $R_E = 10 \text{ k}\Omega$
- 2 mit den Parametern $v_U = 3$ und $R_E = 100 \text{ k}\Omega$.



Analyse einer OV-Schaltung



- 1 Grundbeschaltung des Operationsverstärkers?
- 2 Zusammenhang zwischen I_V und U_a ?
- 3 Gültigkeitsbereich?

Entwurf von Rechenelementen

Entwickeln Sie mit Hilfe von Operationsverstärkern eine Schaltung mit der Funktion:

$$U_a = U_{e1} + 2 \cdot U_{e2} - U_{e3} - 2 \cdot U_{e4}$$

Der Eingangswiderstand soll für jeden Eingang

$$R_{e.i} = \frac{U_{e.i}}{I_{e.i}} = 10 \text{ k}\Omega$$

betragen.

Hinweis: Es werden mindestens zwei Operationsverstärker und 9 Widerstände benötigt.

Verstärker mit umschaltbarer Verstärkung

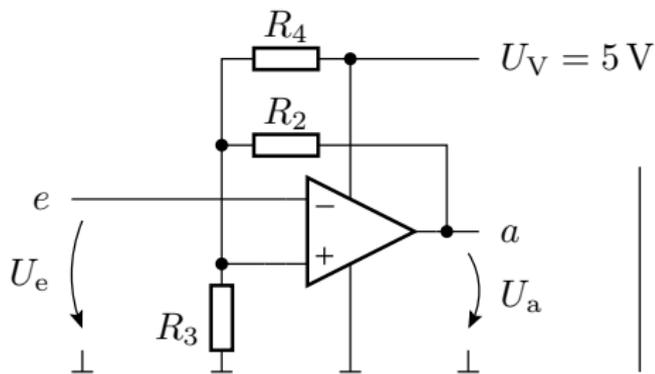
Konstruieren Sie eine Verstärkerschaltung, deren Verstärkung mit einem 2-Bit-Vektor in folgender Weise eingestellt werden kann:

$\mathbf{x} = (x_1 x_0)$	11	10	01	00
$v_U = \frac{U_a}{U_e}$	8	4	2	1

Hinweis: Es werden mindestens zwei Operationsverstärker, zwei NMOS-Transistoren und vier Widerstände benötigt.

Schwellwertschalter mit Hysterese

Legen Sie für den invertierenden Komparator mit Hysterese in der nachfolgenden Abbildung die Widerstandswerte R_1 und R_2 so fest, dass der Komparator die vorgegebene Ein- und Ausschaltswelle besitzt.



$R_3 = 10\text{ k}\Omega$
$U_{\text{ein}} = 1,6\text{ V}$
$U_{\text{aus}} = 1,4\text{ V}$
$U_{a1} = U_V$
$U_{a0} = 0$